

Scheda di dottorato
42° ciclo - A.A. 2026/2027

NOME DEL CORSO/ NAME OF THE COURSE		INGEGNERIA ELETTRONICA, ENERGETICA E INDUSTRIALE /ELECTRONIC, ENERGY AND INDUSTRIAL ENGINEERING
DURATA/Duration		3 ANNI – 3 YEARS
SITO DEL DOTTORATO/ PH.D COURSE WEBSITE		https://www.dieei.unict.it/dottorati/ingegneria-elettronica-energetica-e-industriale https://www.dieei.unict.it/en/phd-programmes/electronic-energy-and-industrial-engineering
DATA INIZIO ATTIVITÀ/ Start date of course activities		31/10/2026
LINGUA / E – LANGUAGE(s)		Italiano, Inglese
COORDINATORE/ COORDINATOR		Prof. Salvatore Pennisi
POSIZIONI A BANDO/ Advertised places		11
MODALITÀ DI AMMISSIONE/ SELECTION PROCEDURE		Valutazione dei titoli, prova orale/ Assessment of qualifications, oral examination
Posti con borsa di studio / Places with scholarship		
Borsa	Ente Finanziatore/ Funding Institution	Tema della ricerca Research subject
1	Università di Catania – Dipartimento di Scienze Chimiche – Progetto GENESIS University of Catania – Department of Chemical Sciences – Project GENESIS	Tecniche avanzate AI-based di modellazione e controllo dei processi industriali per l’individuazione e l’abbattimento dei contaminanti da PFAS (Per- and Polyfluoroalkyl Substances)/ <i>Advanced AI-based modeling and control techniques for industrial processes aimed at the identification and abatement of PFAS contaminants</i>
2	Università di Catania – Dipartimento di Ingegneria Elettrica, Elettronica e Informatica - Progetto “WBG PILOTLINE”, CUP G83C25000350007, bando HORIZON-JU-Chips-2023-RIACPL, programma Chips Joint Undertaking University of Catania – Department of Electric, Electronic and Computer Engineering – Project “WBG PILOTLINE”, CUP G83C25000350007, bando HORIZON-JU-Chips-2023-RIACPL, program Chips	Processi Tecnologici, Modeling e Metodologie di progettazione circuitale avanzate, per IC di potenza in tecnologie Wide Bandgap ad alte prestazioni/ <i>Advanced Process Technologies, Modeling and Circuit Design Techniques for High-Performance Wide Bandgap Power ICs</i>

	Joint Undertaking	
3	Ambiens S.r.l.	Regolamentazione e funzionamento del Mercato della Capacità in Italia/ <i>Regulation and operation of the Capacity Market in Italy</i>
4	Vishay Semiconductors Srl	Sviluppo di metodologie innovative basate su Intelligenza Artificiale e simulazioni multifisiche per la progettazione e l'ottimizzazione di moduli di potenza di nuova generazione destinati ad applicazioni automotive e industriali ad alta efficienza/ <i>Development of innovative methodologies based on Artificial Intelligence and multiphysics simulations for the design and optimization of next-generation power modules intended for high-efficiency automotive and industrial applications.</i>
5	Vishay Semiconductors Srl	Tecnologie innovative di additive manufacturing e materiali avanzati di incapsulamento per moduli di potenza di nuova generazione operanti in condizioni estreme di stress termico e meccanico/ <i>Innovative additive manufacturing technologies and advanced encapsulation materials for next-generation power modules operating under extreme thermal and mechanical stress conditions.</i>
6	STMicroelectronics srl	Strumenti automatici a supporto della progettazione di dispositivi di potenza discreti/ <i>Automated design support tools for discrete power devices</i>
7	Istituto per la Microelettronica e Microsistemi del Consiglio Nazionale delle Ricerche (IMM-CNR) - progetto "Microtech for Green" CUP B63C22002390006 Institute for Microelectronics and Microsystems of the National Research Council (IMM-CNR) - "Microtech for Green" project, CUP B63C22002390006	Design, testing, modeling, e ottimizzazione di elettronica per la conversione di potenza a livello di modulo fotovoltaico <i>Design, testing, modeling, and optimization of power conversion electronics at the photovoltaic module level</i>

8	Enel Green Power	Sviluppo di procedure di test di tipo Hardware In the Loop e/o Power Hardware In the Loop (HIL/PHIL) su Real-Time-Digital-Simulator (RTDS) per sistemi di protezione, integrazione generazione (utility scale e generazione distribuita) e per caratterizzazione di inverter grid-forming nelle reti di media e di bassa tensione ai fine della fornitura di servizi di rete. <i>Development of Hardware-in-the-Loop and/or Power Hardware in-the-Loop (HIL/PHIL) test procedures on a Real-Time Digital Simulator (RTDS) for protection systems, generation integration (utility-scale and distributed generation), and for the characterization of grid-forming inverters in medium- and low-voltage grids for the purpose of providing grid services.</i>
9	Avviso n. 32/2026, A.A. 2026/2027 – 42° Ciclo dottorale/ Regional Notice no. 32/2026 Academic Year 2026/2027, 42nd doctoral cycle	Da definire /To be determined
10	Avviso n. 32/2026, A.A. 2026/2027 – 42° Ciclo dottorale/ Regional Notice no. 32/2026 Academic Year 2026/2027, 42nd doctoral cycle	Da definire /To be determined
Posti senza borsa di studio/ Places without scholarship		
	Ente Finanziatore Quote Budget e Maggiorazione estero	Tema della ricerca Research subject
1	Università di Catania/ University of Catania	Metodologie avanzate per la modellazione e la progettazione di sistemi elettronici ed energetici di nuova generazione in applicazioni industriali/ <i>Advanced Methodologies for the Modeling and Design of Next-Generation Electronic and Energy Systems in Industrial Applications</i>

Prove di ammissione /Selection procedure

	MODALITÀ/MODALITY
Valutazione titoli / Evaluation of qualifications	Non è prevista la presenza dei candidati/ <i>Candidates presence not required</i> Saranno prese in considerazione e valutate le sole certificazioni linguistiche relative alla lingua straniera: Inglese <i>Linguistic certifications will be considered and evaluated if related to the following foreign language: English</i>

Prova orale/ Oral examination	Data/Date: A partire dal 07/09/2026 – ore 9:00 Starting from Sept 7th 2026 9.00 a.m. (Italian time) Luogo/Place: Dipartimento di Ingegneria Elettrica Elettronica e Informatica Lingua della prova orale: Italiano/Inglese / <i>Language of the oral examination: Italian/English</i>

* Qualora il numero dei candidati ammessi alla prova orale non ne consenta lo svolgimento in un unico giorno, il calendario della prova sarà pubblicato sull'**homepage del sito del Dipartimento** di afferenza del dottorato.

** I risultati delle prove di selezione saranno consultabili sull' **homepage del sito del Dipartimento** di afferenza del dottorato. La pubblicazione sul sito ha valore di notifica. Nessuna comunicazione sarà inviata ai candidati via e-mail.

If the number of candidates admitted to the oral examination is too large to allow it to be held in a single day, the examination schedule will be published on the **homepage website of the department responsible for the PhD program*

*** The results of the selection procedure will be available on the **homepage website of the department** responsible for the PhD program. Publication on the website serves as official notification. No notifications will be sent to candidates by email.*